

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **62163478 A**

(43) Date of publication of application: **20.07.87**

(51) Int. Cl.

H04N 5/68

G09G 1/00

(21) Application number: **61004760**

(22) Date of filing: **13.01.86**

(71) Applicant: **SONY CORP**

(72) Inventor: **NAKAGAWA YUTAKA
SUGA RYOICHI
WATANABE YOSHIMI**

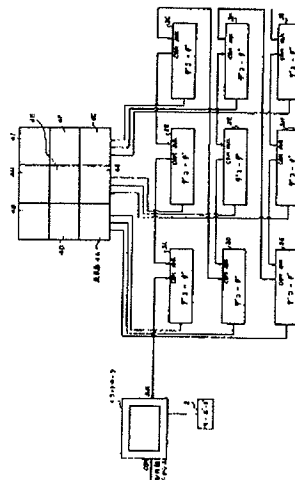
(54) **VIDEO TEX DISPLAY DEVICE**

(57) Abstract:

PURPOSE: To realize easily a one-plane large picture of a video tex image by constituting the titled device so that information from an information generating means is decoded by plural pieces of decoders which have been connected in series, and displayed by plural pieces of corresponding indicators.

CONSTITUTION: A controller 1 being an information generating means generates information, based on a data from the inside or the outside. Plural pieces of decoders 3A~3I which have been connected in a series relation to each other decode the information from the controller 1 by the decoder. Plural pieces of indicators 4A~4I which have been provided in accordance with plural pieces of decoders 3A~3I receive and display an output from each decoder. According to such a constitution, an enlarged or reduced display can be executed, and especially, a one-plane large picture can be realized easily.

COPYRIGHT: (C)1987,JPO&Japio



⑫ 公開特許公報(A)

昭62-163478

⑬ Int.Cl.⁴H 04 N 5/68
G 09 G 1/00

識別記号

庁内整理番号

C-7245-5C
7923-5C

⑭ 公開 昭和62年(1987)7月20日

審査請求 未請求 発明の数 1 (全10頁)

⑮ 発明の名称 ビデオテックス表示装置

⑯ 特 願 昭61-4760

⑰ 出 願 昭61(1986)1月13日

⑱ 発 明 者 中 川 裕 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑲ 発 明 者 須 賀 良 一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑲ 発 明 者 渡 辺 好 美 東京都品川区北品川6丁目7番35号 ソニー株式会社内
⑳ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号
㉑ 代 理 人 弁理士 伊 藤 貞 外1名

明 細 書

発明の名称 ビデオテックス表示装置

特許請求の範囲

内部または外部からのデータに基づいて情報を発生する情報発生手段と、

該情報発生手段に対して直列の關係に配された複數個のデコードと、

該複數個のデコードに対応して夫々設けられた複數個の表示器とを備え、

該複數個の表示器により一面大画面を得るようにしたことを特徴とするビデオテックス表示装置。

発明の詳細な説明

以下の順序で本発明を説明する。

- A 産業上の利用分野
- B 発明の概要
- C 従来の技術
- D 発明が解決しようとする問題点
- E 問題点を解決するための手段 (第1図)
- F 作用
- G 実施例

G: 回路構成 (第1図~第3図)

G: 画面の拡大縮小表示 (第4図、第5図)

G: 拡大データ変換 (第6図、第7図)

G: ベゼル補正 (第8図、第9図)

G: ID番号の割付け (第10図、第11図)

G: 外部同期 (第12図、第13図)

G: フローコントロール (第14図、第15図)

H 発明の効果

A 産業上の利用分野

この発明は、ビデオテックス情報に基づいて複數個の表示器により一面大画面を得る場合等に用いて好適なビデオテックス表示装置に関する。

B 発明の概要

この発明は、内部または外部からのデータに基づいて情報を発生する情報発生手段に対して直列の關係に複數個のデコードを配すると共にこれ等のデコードに対応して複數個の表示器を設け、これ等の複數個の表示器により一面大画面を得るよ

うにしたものである。

C 従来の技術

最近デパート、ショッピングセンタ、駅のコンコース、ショー会場等で集客の為、マルチスクリーンシステムが多数見られる。これ等のマルチスクリーンシステムは、一般的にデジタイザや複数のVTR、ディスクプレイ等を用い、単一のアナログビデオ信号を取り込み、この取り込んだアナログビデオ信号をディジタル処理し、更に複数のアナログビデオ信号に変換して夫々複数のディスプレイに入力してやるようにしている。

D 発明が解決しようとする問題点

ところが上述の如き従来のシステムの場合、複数のVTRやディスクプレイ特に高価なデジタイザを用いる必要があるので高価となり、また、ディスプレイ情報の更新に対してもビデオを撮り直し等で時間がかかる等の欠点があった。

この発明は斯る点に鑑みてなされたもので、複

を設ける。

そして情報発生手段からの情報を複数のデコーダでデコードして対応する表示器に表示することにより拡大縮小表示が可能であり、特に一面大画面を得ることができる。

G 実施例

以下、この発明の一実施例を第1図～第15図に基づいて詳しく説明する。

G: 回路構成

第1図は本実施例の全体の構成を示すもので、同図において、(1)は内部または外部からのデータに基づいて情報を発生する情報発生手段としてのコントローラであって、キーボード(2)や図示せずプリンタ等が接続されている。コントローラ(1)は通信(COMMUNICATION,以下COMと云う)ポート及び補助(AUXILIARY,以下AUXと云う)ポートを有し、COMポートに内/外部からのデータベースを受けて信号処理を行った後AUXポー

数個の表示器を用いて容易に一面大画面を得ることができる安価なビデオテックス表示装置を提供するものである。

E 問題点を解決するための手段

この発明によるビデオテックス表示装置は、内部または外部からのデータに基づいて情報を発生する情報発生手段(1)と、この情報発生手段(1)に対して直列の關係に配された複数のデコーダ(3A)～(3I)と、これ等複数のデコーダ(3A)～(3I)に対応して夫々設けられた複数の表示器(4A)～(4I)とを備え、これ等複数の表示器(4A)～(4I)により一面大画面を得るように構成している。

F 作用

情報発生手段としてのコントローラ(1)に対して互いに直列の關係に複数のデコーダ(3A)～(3I)を設けると共にこれ等の複数のデコーダ(3A)～(3I)に対応して表示器(4A)～(4I)

トより送信する。

コントローラ(1)に対して互いに直列の關係に複数の例え9個のデコーダ(3A)～(3I)が設けられ、各デコーダ(3A)～(3I)はCOMポート、AUXポートを有する。デコーダ(3A)のCOMポートはコントローラ(1)のAUXポートと相互接続され、デコーダ(3A)のAUXポートはデコーダ(3B)のCOMポートと相互接続され、デコーダ(3B)のAUXポートはデコーダ(3C)のCOMポートと相互接続され、デコーダ(3C)のAUXポートはデコーダ(3D)のCOMポートと相互接続され、以下同様に相互接続され、実質的にコントローラ(1)から最後のデコーダ(3I)まで直列關係に接続され、各COMポート及びAUXポート間で双方向伝送できるようになされている。

また、デコーダ(3A)～(3I)に対応して表示器(4A)～(4I)が設けられ、これ等の表示器(4A)～(4I)には夫々デコーダ(3A)～(3I)の出力が供給される。つまり、こゝでは $m \times n$ の画面構成を一例として 3×3 (9個)の表示器

(4A) ~ (4I) を用いて形成する場合である。

コントローラ(1)としては例えば第2図に示すような構成のものが考えられる。すなわち同図において、(10)は中央処理装置(以下、CPUと云う)であって、このCPU(10)に対して、システムROM(11)、ワークRAM(12)、ビデオRAM(13)、カラーパレットメモリ(14)、I/Oインタフェース(15)及びフロッピディスクインタフェース(16)が設けられる。I/Oインタフェース(15)には上述のCOMポート及びAUXポートが設けられ、またこのI/Oインタフェース(15)からは後述される如く各デコーダの同期をとるための同期制御信号が発生するようになされている。

表示用のビデオRAM(13)及びカラーパレットメモリ(14)の出力側にD/A変換回路(17)が設けられる。また、CPU(10)に対してCRTコントローラ(30)が設けられ、このCRTコントローラ(30)はCPU(10)からの描画コマンドに応じてD/A変換回路(17)に描画指示を与

える。そしてD/A変換回路(17)でD/A変換された信号がビデオ信号処理回路(18)で信号処理されてR、G、Bの色信号が形成され、これが表示器(19)に供給される。なおビデオRAM(13)のアドレス位置と表示器(19)のスクリーン上の画素の位置とは1対1対応とされている。

デコーダ(3A) ~ (3I)としては第3図に示すような構成のものが考えられる。すなわち同図において、(20)はCPUであって、このCPU(20)に対してシステムROM(21)、ワークRAM(22)、ビデオRAM(23)、カラーパレットメモリ(24)及びI/Oインタフェース(25)が設けられる。I/Oインタフェース(25)には上述のCOMポート及びAUXポートが設けられ、またこのI/Oインタフェース(25)には上述の同期制御信号が供給されるようになされている。

表示用のビデオRAM(23)及びカラーパレットメモリ(24)の出力側にD/A変換回路(26)が設けられる。また、CPU(20)に対してCRT

コントローラ(40)が設けられ、このCRTコントローラ(40)はCPU(20)からの描画コマンドに応じてD/A変換回路(26)に描画指示を与える。そしてD/A変換回路(26)でD/A変換された信号が図示せずともビデオ信号処理回路で信号処理されてR、G、Bの色信号となり対応する表示器(4A) ~ (4I)の一つに供給される。つまり、デコーダの構成はフロッピディスクインタフェースと表示部がない以外はコントローラ(1)と同一構成でよく、勿論I/Oインタフェース(25)に対してキーボードやプリンタ等を配するようにしてもよい。

G. 画面の拡大縮小表示

次に画面の拡大縮小表示に付き、第4図及び第5図を参照して説明する。先ずステップ(イ)でプログラムを開始し、CPU(10)によりフロッピディスクインタフェース(16)を介してディスク(図示せず)にビット列で書き込まれている或る描画コマンドを読み出してワークRAM(12)

に展開し、ステップ(ロ)で描画コマンドのオペランドを解析して論理的(ユニット・スクリーン上)X-Y座標を計算し、第5図Aに示すように或る点の座標 $P(x, y)$ の値を求める。次にステップ(ハ)で求めた座標 $P(x, y)$ を α 倍(但し、 α は拡大縮小率で $\alpha \geq 0$ である)し、 $X = \alpha x$ 、 $Y = \alpha y$ より拡大縮小された結果の座標 $P'(X, Y)$ を求める。

ステップ(ニ)で求めた X の値が $0 \leq X \leq 1$ であるか否かを判断し、 $0 \leq X \leq 1$ でなければ描画できないので、ステップ(ト)に進んで終了する。 $0 \leq X \leq 1$ であればステップ(ホ)に進み、こゝで求めた Y の値が $0 \leq Y \leq 1$ であるか否かを判断し、 $0 \leq Y \leq 1$ でなければ描画できないので、ステップ(ト)に進んで終了する。 $0 \leq Y \leq 1$ であればステップ(ヘ)に進み、斯る座標情報をビデオRAM(13)の所定位置のアドレスに書き込む。このときビデオRAM(13)の所定位置のアドレス $V\text{-RAMadd}$ は第5図Bに示すように $V\text{-RAMadd} = \alpha y X_{\max} + \alpha x$ で決定される。つまり、第5図

BはビデオRAM (13) と1対1対応の表示器 (19) の表示面を表しており、 X_{max} は例えば256個の画素を表わし、 Y_{max} は200個の画素を表わしている。そして、第5図Bで $(\alpha x, \alpha y)$ で表わされる P' 点が拡大縮小された座標の描画される位置である。

このようにしてビデオRAM (13) に書き込まれた拡大縮小座標情報はCRTコントローラ (30) の制御のもとに読み出され、カラーパレットメモリ (14) からの色の強さを表わす情報を付加されてD/A変換回路 (17) でD/A変換されてビデオ信号処理回路 (18) に供給され、こゝでR、G、Bの色信号が形成され表示器 (19) に表示される。

また、ビデオRAM (13) より読み出された拡大縮小情報は各デコーダに対応したID (識別) 番号を付加されて、I/Oインターフェース (15) のAUXポートよりデコーダ (3A) ~ (3I) に供給される。各デコーダ (3A) ~ (3I) には自己のID番号の付加された情報を取り込んでデコードし、対応する表示器 (4A) ~ (4I) に表示される。

これにより全てのデコーダ (3A) ~ (3I) に与えられた情報が拡大情報であれば、表示器 (4A) ~ (4I) の全てを用いて一面大画面が得られ、縮小情報であれば表示器 (4A) ~ (4I) に夫々同じ単一画面が得られる。勿論その他の表示の仕方も自由であり、例えば表示器 (4A), (4B), (4D) 及び (4E) により中画面を表示し、その他は単一画面とする中画面と単一画面の組み合わせや、一面大画面表示後に単一画面を入れ込むことも可能である。

また、表示器 (4A) ~ (4I) で一面大画面を表示中に、コントローラ (1) の表示器 (19) で単一画面をモニタすることも可能である。

G: 拡大データ変換

次に、各デコーダに対応して原データを拡大表示データに変換する場合を第6図及び第7図を参照して説明する。先ずステップ (イ) でプログラムを開始し、フロッピディスクインターフェース (18) を介してディスクにビット列で書き込まれ

ている或る描画コマンドを読み出してワークRAM (12) に展開し、ステップ (ロ) で描画コマンドのオペランドを解析して論理的X-Y座標を計算し、 $P(x, y)$ の値を求める。

次にステップ (ハ) で $P'(nx-1, ny-1)$ により拡大されたX-Y座標を求める。たゞし n (横) $\times m$ (縦) 画面構成の (i, j) デコーダ用のデータである。こゝで i, j は $i=0 \sim n-1, j=0 \sim m-1$ である。そして、ステップ (ニ) で $P'(nx-1, ny-1)$ を用いて描画コマンドをエンコードする。つまり拡大されたX-Y座標を普通の描画コマンドに戻す。これによりデコーダ側では拡大を意識せず普通にデコードすれば結果として拡大表示が得られる。

ステップ (ホ) で全ての (i, j) について計算したか、つまり全てのデコーダに対して拡大表示データの変換が行われたかを判断し、計算しなければステップ (ヘ) に進んで i, j の値を変えて、上述同様の動作を繰り返す。そして全ての (i, j) について計算がなされた時点でステッ

プ (ト) に進みプログラムを終了する。

因みに、 $n=3, m=3$ として3倍の拡大表示のデータ変換を第7図を用いて説明する。第7図において①~⑨はデコーダ (3A) ~ (3I) に対応し、 (i, j) の i を0, 1, 2、 j を0, 1, 2となし、①のデコーダは $(0, 0)$ 、②のデコーダは $(1, 0)$ 、③のデコーダは $(2, 0)$ 、④のデコーダは $(0, 1)$ 、⑤のデコーダは $(1, 1)$ 、⑥のデコーダは $(2, 1)$ 、⑦のデコーダは $(0, 2)$ 、⑧のデコーダは $(1, 2)$ 、⑨のデコーダは $(2, 2)$ で表される。そして、 $P'(nx-1, ny-1)$ を用いると、原データの座標 $P(x, y)$ は各デコーダに対して、次のように変換される。

①のデコーダ・・・ $P'(3x, 3y)$

②のデコーダ・・・ $P'(3x-1, 3y)$

③のデコーダ・・・ $P'(3x-2, 3y)$

④のデコーダ・・・ $P'(3x, 3y-1)$

⑤のデコーダ・・・ $P'(3x-1, 3y-1)$

⑥のデコーダ・・・ $P'(3x-2, 3y-1)$

⑥のデコード・・・P' (3x, 3y-2)

⑦のデコード・・・P' (3x-1, 3y-2)

⑧のデコード・・・P' (3x-2, 3y-2)

従って、(x₁, y₁) から (x₂, y₂) に向かって線を引く描画コマンドは、

⑥のデコードに対して (3x₁, 3y₁) から (3x₂, 3y₂) に向かう線

⑦のデコードに対して (3x-1, 3y) から (3x₂-1, 3y₂) に向かう線

⋮

⑧のデコードに対して (3x₁-2, 3y₁-2) から (3x₂-2, 3y₂-2) に向かう線
に対応する。

ここでID番号と(i, j)のデコードとの関係はID=jn+iで表される。例えば(0, 0)のデコードは0(⑥のデコード)、(1, 0)のデコードは1(⑦のデコード)・・・(2, 2)のデコードは8(⑧のデコード)の如くなる。

X-Y座標はn×m画面構成の(i, j)デコード用のデータである。そして、ステップ(ニ)で

ステップ(ハ)で求めた座標を $\frac{1-\alpha}{2}$ だけ原点方向

にシフトした座標P'' ($\frac{nx-i}{\alpha} - \frac{1-\alpha}{2}, \frac{ny-j}{\alpha} -$

$\frac{1-\alpha}{2}$) を求める。

次にステップ(ホ)で全ての(i, j)について計算したか、つまり全てのデコードに対して上述の座標が求められたかを判断し、計算してなければステップ(ヘ)に進んでi, jの値を変えて、上述同様の動作を繰り返す。そして、全ての(i, j)について計算がなされた時点でステップ(ト)に進みプログラムを終了する。

第8図の動作に関連してデコード側の或る表示器の表示状態を第9図を用いて説明する。第9図において、aは表示器で表示できる物理的表示領域、bはボードとベゼル部分を含む表示器の枠である。従って、第9図では枠同士が隣接した2つ

G4. ベゼル補正

さて、1つの画面を複数個の表示器により表示する場合には表示器の枠(ベゼル)が問題となり、望ましくはこの枠があっても恰も枠がないように複数個の表示器で画面を表示したい。つまり、複数個の表示器で1つの画面を表示する場合どうしても隣接する表示器の枠の所で段差が生じ、表示される画面が不自然なものとなる。そこでこれを解消する方法を次に第8図及び第9図を参照して説明する。先ず、ステップ(イ)でプログラムを開始し、フロッピディスクインターフェース(6)を介してディスクにビット列で書き込まれている或る座標を読み出してワークRAM(12)に展開し、ステップ(ロ)で描画コマンドのオペランドを解析して論理的X-Y座標を計算し、P(x, y)の値を求める。

次にステップ(ハ)でP' ($\frac{nx-i}{\alpha}, \frac{ny-j}{\alpha}$)

により拡大されたX-Y座標を求める。ここでαは表示率で0 ≤ α ≤ 1の関係にある。たゞしこの

の表示器を示している。第8図のステップ(ロ)でX-Y座標P(x, y)を求めると、これはデコード側の或る表示器の表示領域a内に表示される。また、cは2つの表示領域a内に描画された或る直線を表している。第8図のステップ(ハ)で拡大されたX-Y座標を求めると、これは図示せず第9図Aに破線dで示す拡大された仮想的な表示枠内に表示される。そして、この拡大された仮想的な表示枠を第9図Bに示すように原点方向に $\frac{1-\alpha}{2}$ だけシフトする。そのときの座標が第8

図のステップ(ニ)で求める座標である。すると、仮想的な表示枠は第9図Bからもわかるように実際の枠bに略々一致するようになる。このとき、第9図Aで示されていた直線cは第9図Bでは少し下った位置に表示される。しかし、左側の表示領域b内の直線cと右側の表示領域b内の直線cの直線性は維持されたまゝである。つまり、隣接する表示器の枠で段差が生じることがない。

G. ID番号の割付け

次に各デコードにID番号を割付ける手順を第10図及び第11図を参照して説明する。先ず、ステップ(イ)でプログラム開始し、ステップ(ロ)でデコード(3A)はコントローラ(1)より第10図に示すようなID割付けのデータシーケンスが送られているかをチェックする。ステップ(ハ)でデコード(3A)はコントローラ(1)より送出されてくる情報がID割付けデータシーケンスか否かを判断し、そうでなければステップ(ヘ)に進んでプログラムを終了し、そうであれば当該データシーケンスに含まれるID番号を自己のID番号として記憶保存する。そして初期設定される。

次にデコード(3A)はステップ(ホ)で自己のID番号を1つインクリメントとして次段のデコード(3B)のID番号としてAUXポートに出力し、ステップ(ヘ)にてプログラムを終了する。

同様にデコード(3B)はデコード(3A)より供給されたID番号を自己のID番号として記憶保存し、初期設定される。そしてデコード(3B)は

(15)から出力される同期制御信号を他方のレベル例えばハイレベルにする。ステップ(ホ)でプログラムを終了する。

一方、デコード(3A)～(3I)は各々ステップ(イ)でプログラム開始し、ステップ(ロ)でCOMポートよりデータを受信する。ステップ(ハ)で受信データをAUXポートに出力する。ステップ(ニ)でコントローラ(1)のI/Oインターフェース(15)より各デコードのI/Oインターフェース(25)に供給されている同期制御信号がハイレベルか否かを判断し、ハイレベルでなければすなわちローレベルであればステップ(ロ)へ戻り、ハイレベルであればステップ(ホ)に進んでデータをデコード開始する。ステップ(ヘ)で、データ終了か否かを判断し、データ終了でなければステップ(ニ)へ戻り、データ終了であればステップ(ト)に進んでプログラムを終了する。

つまり、デコード(3A)～(3I)はコントローラ(1)からの同期制御信号がローレベルの間はデータを取り込むだけでデコードは行われず、同期制

自己のID番号を1つインクリメントとして次段のデコード(3B)のID番号としてAUXポートに出力する。以下(3D)～(3I)に付いても同様の動作が順次行われ、全てのデコード(3A)～(3I)に対するID番号の割り付けが終了する。

G. 外部同期

次に各デコードに外部同期をかける場合、つまりコントローラ(1)からの同期制御信号によりデコード(3A)～(3I)を一斉に駆動させる場合を第12図及び第13図を参照して説明する。第12図はコントローラ(1)の動作で、第13図はデコード(3A)～(3I)の動作である。先ず、ステップ(イ)でプログラム開始し、ステップ(ロ)でコントローラ(1)はI/Oインターフェース(15)から出力される同期制御信号を一方のレベル例えばローレベルとする。次にステップ(ハ)でコントローラ(1)はデコード(3A)～(3I)に対して全てのデータを送る。ステップ(ニ)でコントローラ(1)は全てのデータ送信完了後にI/Oインターフェース

制御信号がハイレベルになると一斉にデコード開始する。

G. フローコントロール

次に直列接続されたデコードのデータのオーバーフローが検出されたら、前段のデコードに対してデータ出力の停止を命令するフローコントロールの手順を第14図及び第15図を参照して説明する。先ず、第14図においてコントローラ(1)はCOMポート及びAUXポートに対してワークRAM(12)上に夫々送信バッファTC及び受信バッファTRと送信バッファTA及び受信バッファRAを有しており、こゝではAUXポート側の送信バッファTA及び受信バッファRAのみを示している。また、各デコードもCOMポート及びAUXポートに対してワークRAM(12)上に夫々送信バッファTC及び受信バッファRCと送信バッファTA及び受信バッファRAを有している。そして、コントローラ(1)のAUXポートの送信バッファTAのデータはデコード(3A)のCOMポートの受信

バッファRCに伝送され、デコーダ(3A)のCOMポートの送信バッファTCのデータはコントローラ(I)のAUXポートの受信バッファRAに伝送される。つまり双方向伝送とされている。また、デコーダ(3A)のAUXポートの送信バッファTAのデータはデコーダ(3B)のCOMポートの受信バッファRCに伝送され、デコーダ(3B)のCOMポートの送信バッファTCのデータはデコーダ(3A)のAUXポートの受信バッファRAに伝送される。つまり、この場合も双方向伝送とされている。その他のデコーダ間でも同様に双方向伝送できるようになされている。

このような構成において、いま、一例としてデコーダ(3A)～(3C)の間の動作を第15図に従って説明する。ステップ(イ)でプログラムが開始してステップ(ロ)でデコーダ(3B)のCOMポートの受信バッファRCがフルになったか否か、すなわち受信バッファRCがオーバフローとなったか否かが判断され、フルになるとステップ(ハ)でデコーダ(3B)のCOMポートの送信バッファ

TCに送信停止信号Xoffを出力する。この送信停止信号Xoffは前段のデコーダ(3A)のAUXポートの受信バッファRAで受信され、デコーダ(3A)はデコーダ(3B)へのデータの転送を停止する。ステップ(ロ)でフルになってなければステップ(ニ)に進む。

ステップ(ニ)でデコーダ(3B)のAUXポートの受信バッファRAがフルになったか否か判断され、フルになるとステップ(ホ)でデコーダ(3B)のAUXポートの送信バッファTAに送信停止信号Xoffを出力する。この送信停止信号Xoffは後段のデコーダ(3C)のCOMポートの受信バッファRCで受信され、デコーダ(3C)はデコーダ(3B)へのデータの転送を停止する。ステップ(ニ)でフルになってなければステップ(ヘ)に進む。

ステップ(ヘ)でデコーダ(3B)のCOMポートの送信バッファTCに送信停止信号Xoffを出力した状態か否かを判断し、出力した状態であればステップ(ト)に進む。ステップ(ト)でデコ

ーダ(3B)のCOMポートの受信バッファRCに空きがあるか否かを判断し、空きがあればステップ(卯)でデコーダ(3B)のCOMポートの送信バッファTCに送信再開信号Xonを出力する。この送信再開信号Xonは前段のデコーダ(3A)のAUXポートの受信バッファRAで受信され、デコーダ(3A)はデコーダ(3B)へのデータの転送を再開する。ステップ(ヘ)で送信停止信号Xoffが出力されずまたステップ(ト)で受信バッファRCに空きがなければステップ(リ)に進む。

ステップ(リ)でデコーダ(3B)のAUXポートの送信バッファTAに送信停止信号Xoffを出力した状態か否かを判断し、出力した状態であればステップ(ヌ)に進む。ステップ(ヌ)でデコーダ(3B)のAUXポートの受信バッファRAに空きがあるか否かを判断し、空きがあればステップ(ル)でデコーダ(3B)のAUXポートの送信バッファTAに送信再開信号Xonを出力する。この送信再開信号Xonは後段のデコーダ(3C)のCOMポートの受信バッファRCで受信され、デ

コーダ(3C)はデコーダ(3B)へのデータの転送を再開する。そしてステップ(ヲ)でプログラムを終了する。また、ステップ(リ)で送信停止信号Xoffが出力されずまたステップ(ヌ)で受信バッファRAに空きがなければステップ(ヲ)に進んでプログラムを終了する。

コントローラ(I)とデコーダ(3A)及び各デコーダ間でも同様の動作が可能である。

H 発明の効果

上述の如くこの発明によれば、情報発生手段からの情報を直列接続の複数個のデコーダでデコードし、対応する複数個の表示器で表示するようにしたので、ビデオテックス画像の一面大画面が容易に実現できる。また、従来のビデオのマルチ画像に比べて画像作成上の制約が少なく、安く、早く新しい情報を作ることができ、メンテナンスの費用が安い。また、既存のビデオテックス画像データ/外部データの画像がそのまま利用できる。また、表示器(モニタ)の数はセンタ(コントロ

ーラ)のソフトウェアにより自由に設定できるので、将来の拡張、異なったユーザのニーズに柔軟に対応できる。更にNAPLPS(PDI)による画面作成過程の面白さ、デコード後のデータをためておき、一括大画面作成可能、及び画面の表示順序、単位の面白さ等画面構成の面白さが演出できる。また、作った画像(データ)はそのまゝNAPLPSデータベースに利用できる。

図面の簡単な説明

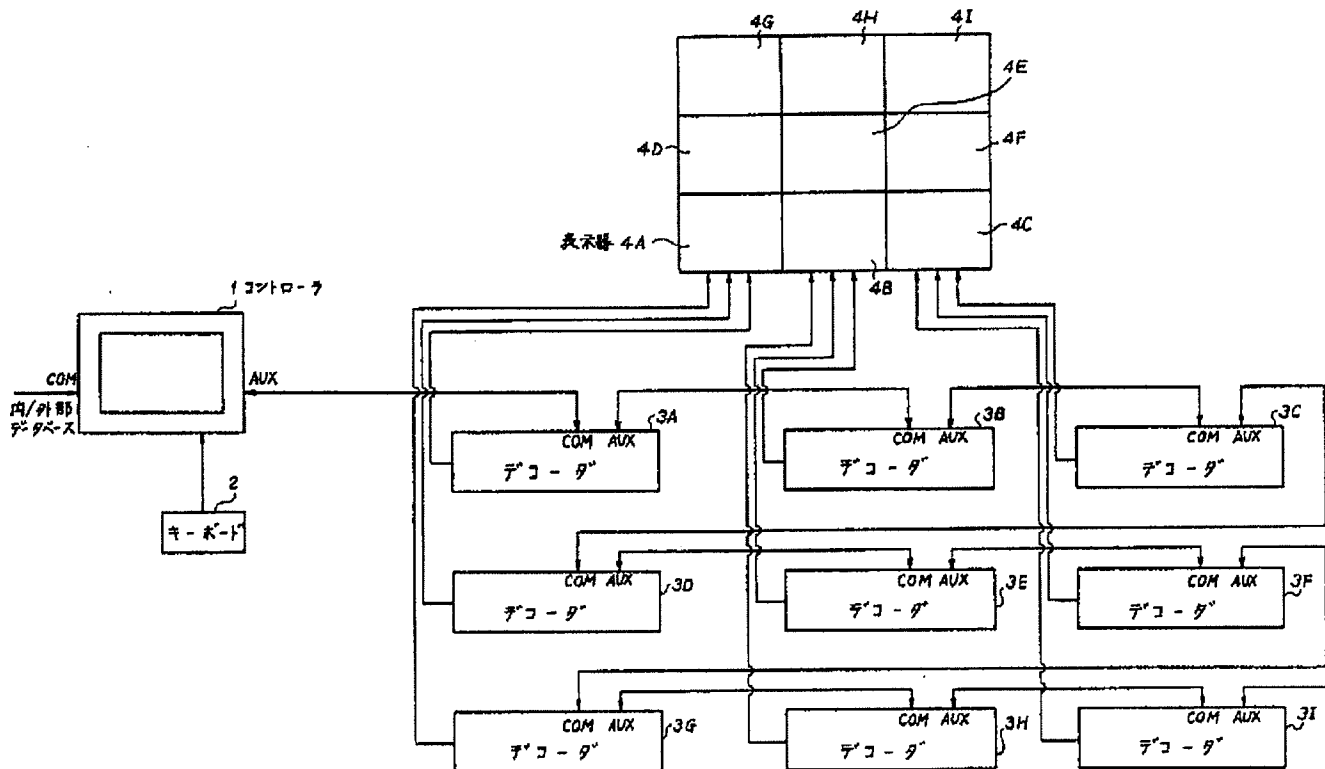
第1図はこの発明の一実施例を示す構成図、第2図は第1図で使用するコントローラの一例を示す構成図、第3図は第1図で使用するデコーダの一例を示す構成図、第4図及び第5図は夫々画面の拡大縮小表示の説明に供するためのフローチャート及び線図、第6図及び第7図は夫々拡大データ変換の説明に供するためのフローチャート及び線図、第8図及び第9図は夫々ベゼル補正の説明に供するためのフローチャート及び線図、第10図及び第11図は夫々ID番号の割付けの説明に供するためのフローチャート及び線図、第12図及

び第13図は夫々外部同期の説明に供するためのフローチャート、第14図及び第15図は夫々フローコントロールの説明に供するための構成図及びフローチャートである。

(1)はコントローラ、(2)はキーボード、(3A)～(3I)はデコーダ、(4A)～(4I)は表示器である。

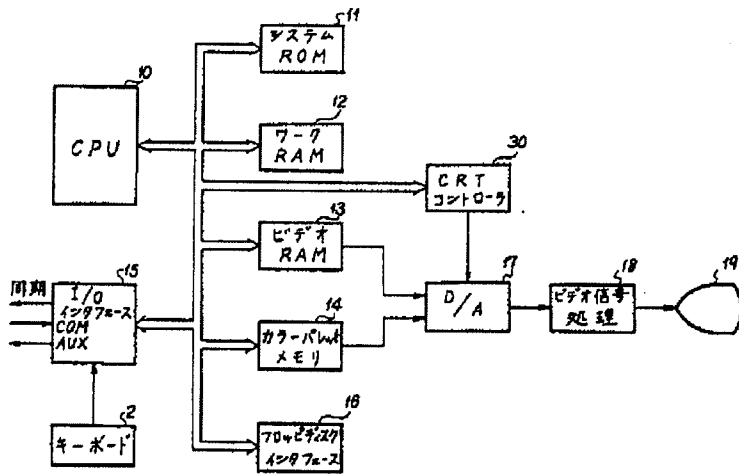
代理人 伊 藤 貞

同 松 隈 秀 盛

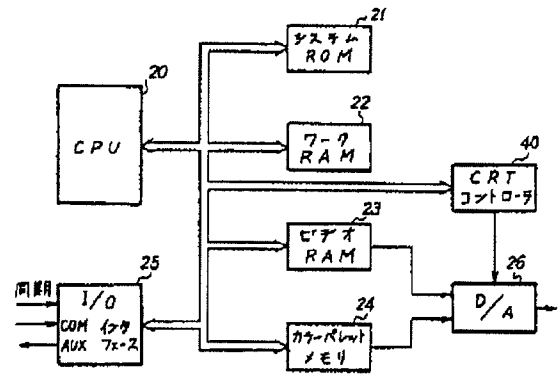


全体の構成図

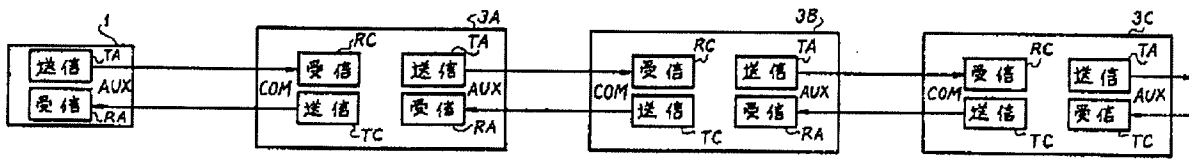
第1図



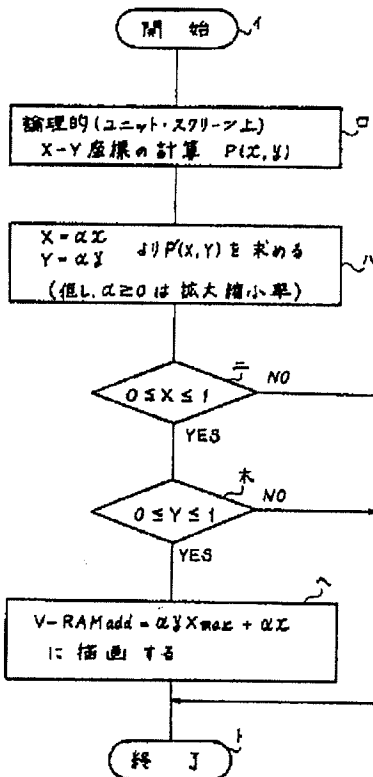
コントローラの構成図
第2図



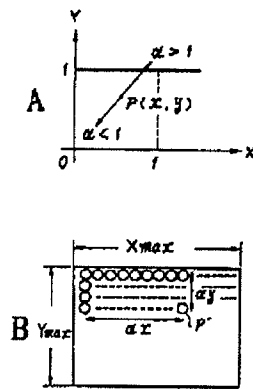
デコーダの構成図
第3図



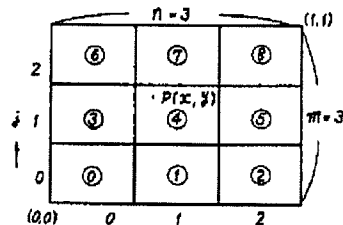
フローコントロール説明図
第14図



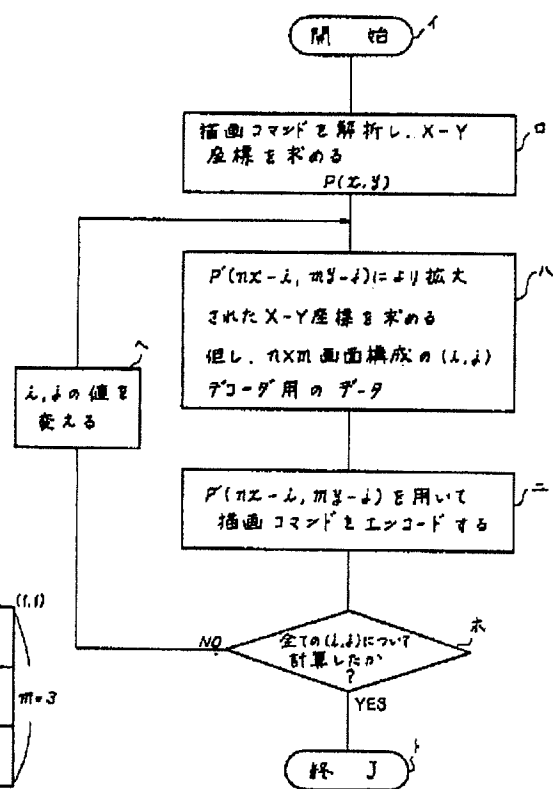
フローチャート
第4図



拡大表示説明図
第5図



拡大データ変換説明図
第7図



フローチャート
第6図

